

24 Bit Vierkanal-Datenerfassungssystem mit 156 kSample/s

MICHAEL CLIFFORD *

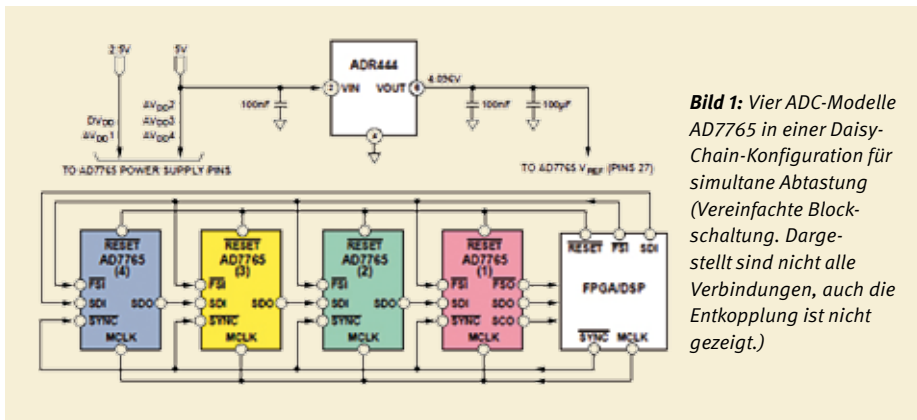


Bild 1: Vier ADC-Modelle AD7765 in einer Daisy-Chain-Konfiguration für simultane Abtastung (Vereinfachte Blockschaltung. Dargestellt sind nicht alle Verbindungen, auch die Entkopplung ist nicht gezeigt.)

Bei der Schaltung in Bild 1 handelt es sich um ein vierkanaliges, simultan abtastendes System mit hohem Dynamikbereich, wenig Übersprechen und flexiblen Abtastraten. Das System lässt sich mit minimalem Aufwand an Bauteilen realisieren und verfügt über einfache Schnittstellen für den Anschluss von DSP oder FPGA.

Zum Einsatz kommen vier 24 Bit Sigma-Delta-A/D-Wandler des Typs AD7765 in einer Daisy-Chain-Konfiguration, um die Verbindungen zum digitalen Host zu minimieren. Der komplett integrierte, differenzielle Ein-/Ausgangsverstärker der AD7765-Modelle sowie die Referenzpuffer reduzieren die Anzahl externer Bauteile beachtlich.

Die Verwendung des Sigma-Delta-Wandlers in einer simultan abtastenden Konfiguration bietet folgende Vorteile: Bessere Kanal/Kanal-Übersprechdämpfung als bei Lösungen mit mehreren 24 Bit A/D-Wandlern auf einem Chip. Der Dynamikbereich beträgt 112 dB bei Abtastraten von 156 kSample/s.

Die Schaltung ist adaptierbar an größere oder kleinere Kanalzahlen und ermöglicht mehrere SYNC-Steuerungen (kann gegenseitig phasenverschoben werden). Zwei Dezimierungsraten (128 und 256) und ein flexibler Abtasttakt sorgen für einen großen Bereich an Eingangsbandsbreiten.

* Michael Clifford
... arbeitet als Applikationsingenieur bei Analog Devices in Norwood/USA.

Alle vier A/D-Wandler werden mit einem gemeinsamen Abtasttakt (MCLK), Synchronisationssignal (SYNC) und Reset-Signal (RESET) getaktet (Bild 1). Eine gemeinsam verwendete Referenzspannung von 4,096 V, die vom ADR444 zur Verfügung gestellt wird, wird mit Hilfe einer Stern-Punkt-Konfiguration an jeden ADC angelegt (jeder A/D-Wandler hat einen internen Referenzpuffer).

Beim Einschalten erhalten alle Bauteile einen RESET-Puls (die minimale Low-Zeit des Pulses ist $1 \times \text{MCLK}$ -Periode). Die steigende Flanke des RESET-Pulses (die den ADC aus dem Reset-Zustand bringt) wird mit der fallenden Flanke des MCLK-Pulses synchron an jeden AD7765 angelegt. Danach folgt ein SYNC-Puls (minimale Low-Zeit $4 \times \text{MCLK}$ -Periode) an alle Wandler. Das SYNC-Signal verhält sich als Gate des Digitalfilters (wenn es auf logisch Low liegt). Bei der ersten fallenden Flanke von MCLK, nach der SYNC auf logisch High zurückkehrt, beginnt das Digitalfilter des AD7765 mit der internen Verarbeitung von Samples.

Die SYNC-Funktion bietet zweierlei: Sie liefert einen diskreten Zeitpunkt für jeden ADC zum Start der Verarbeitung von Samples. Und sie stellt sicher, dass der Datenausgang am SDO-Pin jedes Bauteils synchron ist (die fallende FSO-Flanke jedes ADC wird synchronisiert).

Nachdem alle Bauteile synchronisiert sind, können alle A/D-Wandler konfiguriert werden. Der Betrieb in einer Daisy-Chain-

Konfiguration setzt voraus, dass alle ADC die gleiche Dezimierungsrate (gesteuert über Pin 18) und Power-Mode-Einstellungen (gesteuert durch Schreiben in die Steuerregisteradresse 0x0001) haben. Dies stellt sicher, dass die Daten von jedem Bauteil simultan ausgegeben werden.

Der Baustein ADR444 ist eine 4,096-V-Referenzversorgung für alle Wandler in dieser Schaltung. Ein Vorteil des AD7765 besteht darin, dass er über einen internen Referenzpuffer verfügt, der Anwender von der internen Referenz-Abtastschaltung isoliert. Dies bedeutet, dass für Fälle, in denen sich mehrere Bauteile die gleiche Referenz teilen, kein externer Puffer erforderlich ist.

Eine Stern-Punkt-Konfiguration erlaubt, dass die Referenzspannung von einem Punkt aus über parallele Leiterbahnen an die ADC herangeführt werden kann. Dies ist die praktisch beste Lösung zur Minimierung potenzieller Interaktionen zwischen den A/D-Wandlern. Die Referenzspannung wird von einer gemeinsamen Referenzleiterbahn für jedes Bauteil abgegriffen. Der integrierte Referenzpuffer isoliert auch die intern dynamisch geschalteten Kondensatorlasten vom Stern-Punkt.

Die beschriebene Schaltung ist eine skalierbare Entwicklung. Und zwar insofern, dass Anwender leicht Anpassungen an neue Betriebs- oder Anwendungsbedingungen vornehmen können. Falls nur zwei oder drei ADC-Kanäle erforderlich sind, kann der letzte A/D-Wandler in der Kette eingespart und der SDI für die Kette einfach an das Bauteil (3) angeschlossen werden.

Die Schaltung ist auch flexibel bei der Einstellung der Abtastraten der einzelnen Bausteine für unterschiedliche Bandbreiten. Mit Hilfe des Pin-kompatiblen Bauteils AD7764 sind Abtastraten bis zu 312 kSample/s mit einer zweikanaligen Daisy Chain möglich.

Den kompletten Schaltungstipp, Referenzkonfigurationen, Layout und weitere Bilder finden Sie im Internet über die unten angegebene InfoClick-Nummer. // KR

Analog Devices +49(0)89 769030
InfoClick 3017054